

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

First Hit

## End of Result Set

L11: Entry 2 of 2

File: DWPI

Jul 23, 1997

DERWENT-ACC-NO: 1997-366214

DERWENT-WEEK: 200251

COPYRIGHT 2004 DERWENT INFORMATION LTD

TITLE: Correlating filter for portable radio apparatus - turns on switching element only when control signal is at high level due to correlation peak to enable power to be only then fed to weighted adder

INVENTOR: ONO, H; TAKADA, M ; URABE, K

PATENT-ASSIGNEE: KOKUSAI ELECTRIC CO LTD (KOKZ), KOKUSAI DENKI KK (KOKZ)

PRIORITY-DATA: 1996JP-0005235 (January 16, 1996).

Search Selected

Search ALL

Clear

## PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
<input type="checkbox"/> EP 785621 A1	July 23, 1997	E	022	H03H021/00
<input type="checkbox"/> DE 69712807 E	July 4, 2002		000	H03H021/00
<input type="checkbox"/> JP 09200177 A	July 31, 1997		011	H04J013/04
<input type="checkbox"/> US 6148044 A	November 14, 2000		000	H03D001/00
<input type="checkbox"/> JP 3269959 B2	April 2, 2002		011	H04B001/707
<input type="checkbox"/> EP 785621 B1	May 29, 2002	E	000	H03H021/00

DESIGNATED-STATES: DE FR GB DE FR GB

CITED-DOCUMENTS:1.Jnl.Ref; EP 682427 ; GB 2229893

## APPLICATION-DATA:

PUB-NO	APPL-DATE	APPL-NO	DESCRIPTOR
EP 785621A1	January 16, 1997	1997EP-0100621	
DE 69712807E	January 16, 1997	1997DE-0612807	
DE 69712807E	January 16, 1997	1997EP-0100621	
DE 69712807E		EP 785621	Based on
JP 09200177A	January 16, 1996	1996JP-0005235	
US 6148044A	January 14, 1997	1997US-0783093	
JP 3269959B2	January 16, 1996	1996JP-0005235	
JP 3269959B2		JP 9200177	Previous Publ.
EP 785621B1	January 16, 1997	1997EP-0100621	

INT-CL (IPC): H03 D 1/00; H03 H 21/00; H04 B 1/707; H04 J 13/04



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

(11)Publication number: 09200177

(43)Date of publication of application: 31.07.1997

(51)Int.Cl.

H04J 13/04

(21)Application number: 08005235

(71)Applicant:

KOKUSAI ELECTRIC CO LTD

(22)Date of filing: 16.01.1996

(72)Inventor:

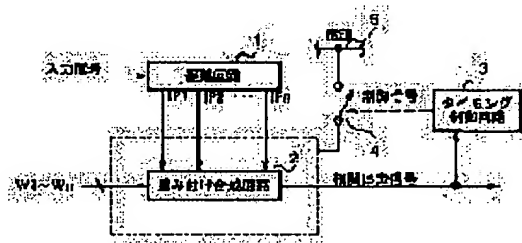
 ONO HIROKO  
 TAKADA MASATOSHI  
 URABE KENZO

(54) CORRELATION FILTER AND CDMA RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the correlation filter with a small power consumption that is used by a portable equipment.

SOLUTION: A delay circuit 1 provides an output of plural tap output signals TP1-TPn with different delay times and a weighting synthesis circuit 2 applies weighting/synthesis processing to the output signals to provide an output of a correlation output signal. The supply of power to the weighting synthesis circuit 2 is made while the correlation output signal is obtained from the weighting synthesis circuit 2 via a switch element 4 switched by a timing control circuit 3 producing a control signal based on the output signal from the weighting synthesis circuit 2, resulting that the application of power for substantially undesired processing periods is avoided to reduce the power consumption.



(19) 日本国特許庁 (JP) (12) 公開特許公報 (A) (11) 特許出願公開番号  
特開平9-200177  
(43) 公開日 平成9年(1997) 7月31日

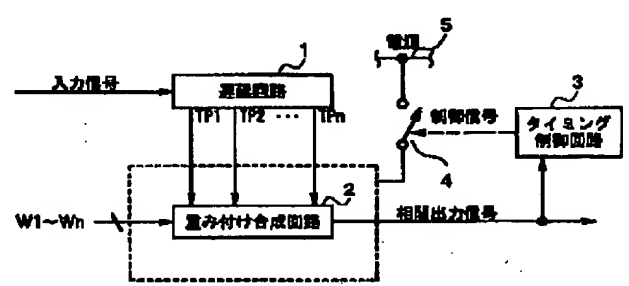
(51) Int.Cl.<sup>6</sup> 識別記号 庁内整理番号 FI 技術表示箇所  
H04J 13/04 H04J 13/00 G

審査請求 未請求 請求項の数 8 OL (全 11 頁)

(21) 出願番号	特願平8-5235	(71) 出願人	000001122 国際電気株式会社 東京都中野区東中野三丁目14番20号
(22) 出願日	平成8年(1996) 1月16日	(72) 発明者	小野 博子 東京都中野区東中野三丁目14番20号 国際電気株式会社内
		(72) 発明者	高田 昌敏 東京都中野区東中野三丁目14番20号 国際電気株式会社内
		(72) 発明者	占部 健三 東京都中野区東中野三丁目14番20号 国際電気株式会社内
		(74) 代理人	弁理士 船津 暢宏 (外1名)

(54) 【発明の名称】 相関フィルタ及びCDMA受信装置

(57) 【要約】  
【課題】 消費電力が少なく携帯機での使用が可能な相関フィルタを提供する。  
【解決手段】 遅延回路1からは、遅延時間の異なる複数のタップ出力信号TP1 ~ TPn が出力され、重み付け合成回路2において、重み付け・合成処理が施され、相関出力信号が得られるようになっているが、この重み付け合成回路2への電源供給は、重み付け合成回路2の出力信号に基づいて制御信号を生ずるタイミング制御回路3により開閉されるスイッチ素子4を介して、重み付け合成回路2から相関のある信号が得られる間になされるようになっており、本来不要な区間での電源供給をなくし、消費電力の低減が図られるようになっている。



## 【特許請求の範囲】

【請求項1】 入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる相關フィルタにおいて、前記重み付け合成手段から相關の得られた出力信号が出力される間以外は、前記重み付け合成手段の演算を実質的に停止させる動作制御手段を設けたことを特徴とする相關フィルタ。

【請求項2】 入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる相關フィルタにおいて、前記重み付け合成手段から相關の得られた出力信号が出力される間、前記重み付け合成手段への電源供給を可能とする動作制御手段を設けたことを特徴とする相關フィルタ。

【請求項3】 入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる相關フィルタにおいて、前記遅延手段の各出力信号を重み付け合成手段から相關の得られた出力信号が出力される間、前記重み付け合成手段へ入力する一方、他の区間においては、前記遅延手段の各出力信号に代わって所定値を、前記重み付け合成手段へ出力する切替手段を設けたことを特徴とする相關フィルタ。

【請求項4】 入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる相關フィルタにおいて、前記重み付け合成手段から相關の得られた出力信号が出力される間、外部から入力される重み付け係数を前記重み付け合成手段へ入力する一方、他の区間においては、外部から入力される重み付け係数に代わって所定値を前記重み付け合成手段へ出力する切替手段を設けたことを特徴とする相關フィルタ。

【請求項5】 請求項1記載の相關フィルタと、前記相關フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相關フィルタの動作制御手段により、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴とするCDMA受信装置。

【請求項6】 請求項2記載の相關フィルタと、前記相關フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相關フィルタの動作

制御手段により、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴とするCDMA受信装置。

【請求項7】 請求項3記載の相關フィルタと、前記相關フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相關フィルタの切替手段において発生される制御信号に基づいて、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴とするCDMA受信装置。

【請求項8】 請求項4記載の相關フィルタと、前記相關フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相關フィルタの切替手段において発生される制御信号に基づいて、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴とするCDMA受信装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、スペクトラム拡散通信を用いた符号分割多重通信（CDMA）用の受信装置に用いられる相關フィルタ及びCDMA受信装置に係り、特に、消費電力の改善を図った相關フィルタ及びCDMA受信装置に関する。

【0002】

【従来の技術】 スペクトラム拡散通信を用いた符号分割多重通信（CDMA）方式は、周波数分割多重（FDMA）や時分割多重（TDMA）に比較して、スペクトラム利用率が大きく向上する等の理由から、近年様々な実用化技術が提案されている。

【0003】 ところで、このCDMAにおける通信装置、特に、受信装置においては、受信信号に対する逆拡散処理のために、相關フィルタが用いられることがある。例えば、図7には、従来の受信装置の概略構成が示されているが、この受信装置は、受信信号に対して相關フィルタ20により相關処理を施し、所定条件の相關が得られた相關出力信号に対して、復号回路21により復号処理を施すことで、復号された受信信号が得られるようになっている。

【0004】 従来、この種の相關フィルタによる処理方法には、中間周波数帯においてSAWデバイスを用いて構成されたものを用いて相關処理を施す方法と、直交検波後におけるベースバンド信号を処理するようにした相關フィルタを用いる方法とがある。

【0005】 ここで、直交検波後におけるベースバンド信号を処理するようにした相關フィルタについて説明する。図6には、この種の相關フィルタの概略構成が示されており、この図を参照しつつ、その構成を説明すると、この相關フィルタは、遅延回路22と、重み付け合成回路23とを具備してなるものである。このような相

関フィルタは、例えば、図7に示されたように、複号回路21の前段に設けられて、ベースバンド信号に対する相関が得られるようになってい

【0006】図6における遅延回路22は、入力信号に対して遅延を施した信号を得るためのもので、入力信号がデジタル信号の場合には、例えば、シフトレジスタにより構成されるもので、入力信号がアナログ信号の場合には、遅延線やアナログシフトレジスタにより構成されるものである。

【0007】アナログシフトレジスタの例としては、例えば、図9に示されたように、同一構成を有する複数のサンプルホールド回路24を縦列接続し、各サンプルホールド回路24から、それぞれ遅延出力を得るように構成されたものが公知・周知となっている。

【0008】サンプルホールド回路24の構成例としては、例えば、図10に示されたように、クロック(CK)に同期して開閉するスイッチ25a、25bと、このスイッチ25a、25bを介して縦列接続されるバッファ回路26a~26cと、バッファ回路26b、26cの各入力端に接続されたコンデンサ27a、27bとを具備してなるものが公知・周知となっている。

【0009】かかる構成のサンプルホールド回路の動作を、図11に示されたタイミング図を参照しつつ簡単に説明すると、まず、スイッチ25a、25bは、クロックのLowレベルからHighレベルへの立ち上がりにおいて閉じた状態となり、HighレベルからLowレベルへの立ち下がりにおいて、開いた状態となるものである。

【0010】バッファ回路26aに入力される信号Sinが、図11(b)に示されたように、時間の経過と共に、その信号レベルの暫増と暫減とを繰り返すようなものである場合、バッファ回路26bの出力点(図11においてA点)には、いわゆる積分出力が得られる結果、その信号変化は図11(c)に示されたようになる。

【0011】そして、バッファ回路26bの出力信号は、スイッチ25bによりスイッチングされて、コンデンサ27bに蓄積され、バッファ回路26cを介して出力される結果、その出力信号Soutは、図11(d)に示されたような階段状のサンプリング信号となる。

【0012】なお、バッファ回路26a~26cのより具体構成例としては、例えば、図12に示されたような演算増幅器28を用いて構成されるいわゆるボルテージフォロア回路を用いたものが公知・周知となっている。さらには、バッファ回路26a~26cのより具体構成例としては、例えば、図13に示されたように、演算増幅器28の反転入力端子にインピーダンス素子29aを介して信号入力を行うようにすると共に、反転入力端子と出力端子との間に帰還用のインピーダンス素子29bを接続して、いわゆる反転増幅回路を構成したものも公知・周知となっている。

【0013】また、重み付け合成回路23(図6参照)

の構成例としては、例えば、図14に示されたように、遅延回路22(図6参照)からのタップ出力TP1~TPnに対応して設けられ、タップ出力TP1~TPnと重み付け係数 $w_1 \sim w_n$ との乗算を行う複数の重み付け回路30と、各重み付け回路30からの出力信号を合成して出力する合成回路31とを具備してなるものが公知・周知となっている。

【0014】ここで、重み付け回路23は、より具体的には、デジタル信号を用いる場合には、いわゆるデジタル乗算器が好適であり、アナログ信号を用いる場合には、例えば、図15に示されたような演算増幅器28を中心にして構成されるものが好適なものとして公知・周知となっている。

【0015】すなわち、図15に示された重み付け回路の構成例は、2進数で表現される重み付け係数のビット数に対応して設けられた複数のインピーダンス素子32aと、同様に重み付け係数を表す2進数のビット数に対応して設けられた複数のスイッチ33とが、入力端子と演算増幅器28の反転入力端子との間において、それぞれ直列に接続されると共に、インピーダンス素子32aとスイッチ33との複数の直列回路部分が、互いに並列接続となるように設けられている。

【0016】さらに、演算増幅器28の非反転入力端子は、アースに接続される一方、反転入力端子と出力端子との間には、帰還用のインピーダンス素子32bが接続されて、反転増幅が行われるような構成となっているものである。上記構成において、複数のスイッチ33のオン・オフは、重み付け係数の2進数表示に対応するように設定されるもので、例えば、図15において紙面の最も上部に位置するスイッチ33が、重み付け係数を2進数表示した場合の最上位ビットに対応するものとする。各インピーダンス素子32aの値は、最上位ビットに位置するスイッチ33に接続されるものから順に、大きくなるように設定されている。換言すれば、最上位ビットに位置するスイッチ33に接続されたインピーダンス素子32aの値が、最小となるように設定されている。

【0017】そして、重み付け係数に応じた各スイッチ33のオン・オフにより、演算増幅器28の反転入力端子におけるインピーダンスの値が変化するようになっている。ここで、回路全体の利得Gは、インピーダンス素子32a及び帰還用のインピーダンス素子32bとしてコンデンサを用いた場合には、下記するようなものとなる。

$$G = C_i / C_f$$

【0018】但し、 $C_i$  ( $i = 1 \sim n$ )は、各インピーダンス素子32aとしてのコンデンサの容量であり、 $C_f$ は、帰還用のインピーダンス素子32bとしてのコンデンサの容量である。結局、入力信号TPinは、各スイッチ33のオン・オフに応じたインピーダンス素子32a

の和を重み付けされ、増幅の後、重み付け出力信号 $E_{out}$ として出力されるようになっている。

【0019】また、合成回路31（図14参照）のより具体例としては、ディジタル信号を用いる場合には、いわゆるディジタル加算器が好適であり、アナログ信号を用いる場合には、例えば、図16に示されたような公知・周知のアナログ加算回路が好適である。この図16のアナログ加算回路は、演算増幅器28を用いて構成された反転増幅器を基本としてなるもので、演算増幅器28の反転入力端子に複数のインピーダンス素子34を介して複数の信号 $Sin1 \sim Sin n$ が入力されることで、各入力信号を加算し、かつ、その反転したものに相当する出力信号 $Sout$ が得られるようになっているものである。

【0020】

【発明が解決しようとする課題】上述のような構成を有する関連フィルタ20（図7参照）には、受信信号が常時入力され、受信信号が所定の相関を有するものである場合に、図8に示されたように、出力レベルが大きく、出力時間幅の小さな、いわゆるインパルス信号に近い相関出力信号（図8において符号イ、ロ参照）が出力されるようになっている。なお、理論的には、相関出力信号は、図8において、符号イ、ロで示されたように所定の位置で一つであるが、実際には、相関ピークの分散が生ずるために、その近傍に本来の相関出力信号よりもそのレベルの小さな信号が出現することになる（図8参照）。

【0021】そして、このようにして得られた相関出力信号が復号回路21（図7参照）において、復号されて所望の受信信号が得られるようになっている。ところで、復号回路21（図7参照）において復号に必要な信号は、図8の例で言えば、いわゆる相関ピークの得られた符号イ、ロの部分だけであり、その他の部分は、本来不必要なものである。

【0022】関連フィルタが常に動作状態に置かれなければならないのは、初期同期引き込み時や、干渉レベル測定時等の特別な場合に限定されるのが殆どである。しかしながら、従来の関連フィルタ及び復号回路共に、常時動作状態とされていたために、無駄な電力消費を生じていたという問題点があった。

【0023】特に、関連フィルタは、直交検波後におけるベースバンド信号を処理するようなものにおいては、上述したように比較的多数の回路部品を用いるため、消費電力も他の回路に比して大きく、特に、電池を電源とする携帯無線機においては、無視できない大きさであり、携帯無線機において実際には、このような関連フィルタの使用が不可能であった。

【0024】一方、先に述べたようなSAWデバイスをを用いた関連フィルタは、TV用SAWフィルタや他の半導体デバイスに比較して、その素子面積が遥かに大きくなる傾向にあり、小型化が容易でないため、特に、近年

種々の実用化装置が提案されているCDMA方式を用いた携帯無線機には、不向きであるという問題点があった。

【0025】本発明は上記実情に鑑みて為されたもので、CDMA方式による携帯無線機において使用可能な、消費電力を低減した関連フィルタ及びCDMA受信装置を提供することを目的とする。

【0026】

【課題を解決するための手段】上記従来例の問題点を解決するための請求項1記載の発明は、入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる関連フィルタにおいて、前記重み付け合成手段から相関の得られた出力信号が出力される間以外は、前記重み付け合成手段の演算を実質的に停止させる動作制御手段を設けたことを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的小さい時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、動作制御手段は、重み付け合成手段により相関のある信号が得られる時間以外において、重み付け合成手段における演算動作を実質的に停止させ、消費電力を低減できる。

【0027】上記従来例の問題点を解決するための請求項2記載の発明は、入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる関連フィルタにおいて、前記重み付け合成手段から相関の得られた出力信号が出力される間、前記重み付け合成手段への電源供給を可能とする動作制御手段を設けたことを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的小さい時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、動作制御手段は、重み付け合成手段により相関のある信号が出力される時間以外において、重み付け合成手段への例えば電源ラインを遮断するもので、これにより重み付け合成手段における消費電力を低減できる。

【0028】上記従来例の問題点を解決するための請求項3記載の発明は、入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる関連フィルタにおいて、前記遅延手段の各出力信号を重み付け合成手段

から相関の得られた出力信号が出力される間、前記重み付け合成手段へ入力する一方、他の区間においては、前記遅延手段の各出力信号に代わって所定値を、前記重み付け合成手段へ出力する切替手段を設けたことを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的短い時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、切替手段が所定値を重み付け合成手段に出力する間、重み付け合成手段からの出力信号は、相関のないものとなり、そのため、この重み付け合成手段における演算処理に要する消費電力は、相関の得られる場合に比して減少するので、消費電力を低減できる。

【0029】上記従来例の問題点を解決するための請求項4記載の発明は、入力信号に遅延処理を施し、遅延時間の異なる複数の遅延信号を出力する遅延手段と、前記遅延手段からの複数の遅延信号の各々に、所定の重み付けを行い、この重み付けがなされた各遅延信号の合成を行う重み付け合成手段とを具備してなる相関フィルタにおいて、前記重み付け合成手段から相関の得られた出力信号が出力される間、外部から入力される重み付け係数を前記重み付け合成手段へ入力する一方、他の区間においては、外部から入力される重み付け係数に代わって所定値を前記重み付け合成手段へ出力する切替手段を設けたことを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的短い時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、切替手段が所定値、例えば、零を重み付け合成手段に出力する間、重み付け合成手段からの出力信号は、相関のないものとなり、そのため、この重み付け合成手段における演算処理に要する消費電力は、相関の得られる場合に比して減少するので、消費電力を低減できる。

【0030】上記従来例の問題点を解決するための請求項5記載の発明は、CDMA受信装置において、請求項1記載の相関フィルタと、前記相関フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相関フィルタの動作制御手段により、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的短い時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、復号手段は、請求項1記載の相関フィルタの動作制御手段により、重み付け合成手段が動作すると同一タイミングで動作するよう制御されるものである

【0031】上記従来例の問題点を解決するための請求項6記載の発明は、CDMA受信装置において、請求項2記載の相関フィルタと、前記相関フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相関フィルタの動作制御手段により、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的短い時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、復号手段は、請求項2記載の相関フィルタの動作制御手段により、重み付け合成手段が動作すると同一タイミングで動作するよう制御されるものである

【0032】上記従来例の問題点を解決するための請求項7記載の発明は、CDMA受信装置において、請求項3記載の相関フィルタと、前記相関フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相関フィルタの切替手段において発生される制御信号に基づいて、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的短い時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、復号手段は、請求項3記載の相関フィルタの切替手段により、重み付け合成手段が動作すると同一タイミングで動作するよう制御されるものである

【0033】上記従来例の問題点を解決するための請求項8記載の発明は、CDMA受信装置において、請求項4記載の相関フィルタと、前記相関フィルタの出力信号から受信データを再生する復号手段とを有し、前記復号手段が、前記相関フィルタの切替手段において発生される制御信号に基づいて、前記重み付け合成手段が動作すると同一タイミングで動作するよう制御される復号手段であることを特徴としており、重み付け合成手段によりいわゆる相関ピークのある出力信号が得られるのは、比較的短い時間であって、相関フィルタの後段に接続される復号回路において必要な信号は、この相関のある信号のみであることに鑑みてなされたもので、復号手段は、請求項4記載の相関フィルタの切替手段により、重み付け合成手段が動作すると同一タイミングで動作するよう制御されるものである

【0034】

【発明の実施の形態】以下、本発明の実施の形態について、図1～図6を参照しつつ説明する。尚、以下に説明



する部材、配置等は本発明を限定するものではなく、本発明の趣旨の範囲内で種々改変することができるものである。

【0035】まず、本発明の実施の形態に係る関連フィルタの第1の例について、図1を参照しつつ説明する。この関連フィルタは、図1に示されたように、遅延回路1と、重み付け合成回路2と、タイミング制御回路3と、スイッチ素子4とを具備してなるもので、遅延回路1及び重み付け合成回路2は、基本的に従来の関連フィルタを構成するものと変わるところはないものである。

【0036】タイミング制御回路3は、重み付け合成回路2から得られる関連出力信号を基に、スイッチ素子4の動作を制御するもので、スイッチ素子4は、このタイミング制御回路3からの制御信号により、所定の時間間隔において、閉じた状態となり、電源5から重み付け合成回路2へ電源電圧が供給されるようにするためのものである。

【0037】すなわち、上記構成において、遅延回路1に入力された信号は、遅延処理が施され、遅延時間の異なる複数のタップ出力信号TP1～TPnとし出力されて、重み付け合成回路2に入力される点は、従来と全く同様である。

【0038】また、重み付け合成回路2は、電源供給が従来と同様に常時行われるものとするれば、遅延回路1から入力された複数のタップ出力信号TP1～TPnについて、図5(b)に示されたように関連出力信号を得るものである点についても、従来と全く同様である。

【0039】一方、この発明の実施の形態において、タイミング制御回路3は、重み付け合成回路2からの出力信号に基づいて、特に、いわゆる関連ピークが集中して得られる区間にHighレベルとなるような、すなわち、例えば図5(a)に示されたようないわゆる制御信号を出力するようになっているものである。

【0040】そして、スイッチ素子4は、重み付け合成回路2の図示されない電源部と、この関連フィルタ全体の電源5との間に直列接続されたており、タイミング制御回路3からの制御信号(図5(a)参照)がHighレベル状態の間のみ、閉じた状態となるので、重み付け合成回路2は、この間のみ電源供給を受けて動作するようになっている。

【0041】尚、上述のような制御信号を出力するタイミングは、予め定まっている訳ではないため、タイミング制御回路3からは、例えば、所定時間間隔でスイッチ素子4を閉じた状態にする制御信号が出力され、重み付け合成回路2を動作状態として、その出力信号を得て、その変化から関連ピークが出現し始める時期か否かが判断されて、上述したように図5(a)に示されたような制御信号が出力されるようになっている。

【0042】したがって、制御信号によりスイッチ素子4が閉じた状態とされる以外の時間においては、重み付

け合成回路2における電力消費は生じないこととなり、省電力が達成されることとなるものである(図5(c)参照)。

【0043】例えば、スイッチ素子4のオン・オフの時間の比が1:9、このオン・オフによる重み付け合成回路2及び他の回路を含めた回路全体の電力消費の比を10:1とした場合、その平均電力は、下記する数式により算出される割合となる。

$$(10 \times 1 + 9 \times 1) / 10 \times 10 = 0.19$$

【0044】すなわち、上記値は、常時電力消費が生ずる従来の場合の19%に抑えられることを意味する。なお、図5(d)には、平均電力(図5(d)の一点鎖線部分)と、重み付け合成回路2から関連のとれた関連出力信号が出力され、図示されない復号回路において復号される際における消費電力(図5(d)の実線部分)との時間に対する変化が模式的に示されている。

【0045】上述の第1の例においては、遅延回路1により、請求項1及び2記載の遅延手段が、重み付け合成回路2により請求項1及び2記載の重み付け合成手段が、タイミング制御回路3及びスイッチ素子4により、請求項1及び2記載の動作制御手段が、それぞれ実現されるようになっている。

【0046】次に、図2を参照しつつ、関連フィルタの第2の例について説明する。尚、図1に示された構成要素と同一のものについては、同一の符号を付して、その詳細な説明は省略するものとする。第2の例における関連フィルタでは、遅延回路1と、重み付け合成回路2との間に、切替回路6が設けられており、この切替回路6は、タイミング制御回路3の制御信号に応じて動作するようになっている。

【0047】すなわち、切替回路6は、タイミング制御回路3から図1で説明したのと同様に、入力信号の相關が得られる区間、Highレベルとなる制御信号が入力されると、この区間のみ、遅延回路1のタップ出力信号TP1～TPnを重み付け合成回路2へ入力する一方、上記区間以外の範囲においては、所定の値を重み付け合成回路2へ出力するようになっているものである。

【0048】そして、この切替回路6から出力される所定の値は、重み付け合成回路2からの関連出力信号が相關のない状態となるような固定値となっている。したがって、この固定値が入力されている間、重み付け合成回路2の消費電力は、いわゆる関連ピークが出現する場合に比較して、小さく、かつ、約一定の状態となる。

【0049】このような切替回路6は、例えば、ディジタル信号を扱う場合には、AND回路やOR回路等のいわゆるゲート素子で構成することができるものであり、アナログ信号を扱う場合には、アナログスイッチ等により、遅延回路1からの出力信号と、上述したような固定値とを切り替えるように構成することで実現できるものである。このような構成においては、特に、CMOS等

を用いたデジタル回路における消費電力の低減効果が大きくなる。

【0050】尚、上述の第2の例においては、遅延回路1により、請求項1及び3記載の遅延手段が、重み付け合成回路2により請求項1及び3記載の重み付け合成手段が、タイミング制御回路3及び切替回路6により、請求項1記載の動作制御手段及び請求項3記載の切替手段が、それぞれ実現されている。

【0051】次に、相關フィルタの第3の実施例について、図3を参照しつつ説明する。尚、図1及び図2に示された構成要素と同一のものについては、同一符号を付して、その詳細な説明は省略するものとする。第3の例における相關フィルタは、従来と同一構成を具備してなる遅延回路1と、重み付け合成回路2とを有すると共に、さらに、重み付け合成回路2における重み付け係数の切り替えを行う（詳細は後述）切替回路7と、この切替回路7の動作タイミングを制御するタイミング制御回路3とを具備してなるものである。

【0052】切替回路7は、入力信号の相關が得られる区間は、外部から入力される重み付け係数 $W1 \sim Wn$ をそのまま重み付け合成回路2へ出力する一方、入力信号の相關が得られない区間は、重み付け係数として零を重み付け合成回路2へ出力するようになっているものである。タイミング制御回路3は、重み付け合成回路2の相關出力信号に基づいて、入力信号の相關が得られる区間に、例えば、図5(a)に示されたような制御信号を出力するようになっているもので、図1及び図2に示されたものと基本的に変わるところがないものである。

【0053】したがって、切替回路7は、タイミング制御回路3から、例えば、図5(a)に示されたように、入力信号の相關が得られる区間にHighレベルとなるような制御信号が入力された場合に、外部から入力された重み付け係数 $W1 \sim Wn$ を重み付け合成回路2へそのまま出力する一方、それ以外の区間においては、外部から入力された重み付け係数 $W1 \sim Wn$ に代わって、各係数の値として零を重み付け合成回路2へ出力する。

【0054】このため、重み付け合成回路2においては、切替回路7から零が入力されている間は、相關は零となり、そのため、相關が得られる場合に比較して消費電力は少なくなる。尚、遅延回路1からの入力信号は、切替回路7からの信号に関わらず変化するために、切替回路7からの入力信号が零であっても、重み付け合成回路2における重み付けの演算処理は行われるために、消費電力の低減の割合は、先に、図2に示された例に比較して少ないが、重み付けの演算処理の後の各演算処理結果の合成は行われないために、その分に対応する消費電力の低減は確実に得られるものである。特に、CMOS等を用いたデジタル回路により、重み付け合成回路が構成される場合には、上述のような消費電力軽減の効果が顕著である。

【0055】尚、上述の第3の例においては、遅延回路1により、請求項1及び4記載の遅延手段が、重み付け合成回路2により請求項1及び4記載の重み付け合成手段が、タイミング制御回路3及び切替回路7により、請求項1記載の動作制御手段及び請求項4記載の切替手段が、それぞれ実現されている。

【0056】次に、図4を参照しつつ本発明の実施の形態におけるCDMA受信装置の構成例について説明する。このCDMA受信装置は、相關フィルタ8と、復号回路9とを具備してなるもので、相關フィルタ8は、図1～図3で示された構成を有するものである。なお、図4において相關フィルタ8は、図1～図3に示された構成に全て共通する3つの回路（遅延回路1、重み付け合成回路2及びタイミング制御回路3）のみが表記してある。

【0057】相關フィルタ8に用いられるタイミング制御回路3から出力される制御信号は、相關フィルタ8の内部のみならず、復号回路9へも供給されて、復号回路9の動作が制御されるようになっている。したがって、相關フィルタ8から所定の区間に相關出力信号が出力されると、復号回路9は、その区間のみ動作状態となり、復号処理を行い、復号信号が得られるようになっている。このため、相關フィルタ8における消費電力の低減と共に、復号回路9における消費電力の低減も図られることとなるものである。

#### 【0058】

【発明の効果】請求項1記載の発明によれば、電力消費の大きな重み付け合成手段における消費電力の低減が図られるように構成することにより、重み付け合成手段における演算動作が本来的に不要な期間は、その演算動作を実質的に停止することとなるため、消費電力の低減が図られることとなり、そのため、従来と異なり、携帯機においても使用可能な相關フィルタが提供されることとなるものである。

【0059】請求項2記載の発明によれば、電力消費の大きな重み付け合成手段における消費電力の低減が図られるように構成することにより、重み付け合成手段に対して、本来必要な間のみ電源供給がなされることとなるので、本来不要な電力消費をなくすことができ、消費電力の低減を図ることができるものであり、特に、携帯機においても使用可能な相關フィルタを提供することができるものである。

【0060】請求項3記載の発明によれば、電力消費の大きな重み付け合成手段における消費電力の低減が図られるように構成することにより、重み付け合成手段における演算処理を必要としない区間、重み付け合成手段へ対する遅延手段からの入力信号に代わって一定の値が入力されることとなるので、重み付け合成手段における演算処理に要する電力消費が少なくて済み、そのため、消費電力の低減を図ることができるものであり、特に、携

帯機においても使用可能な相関フィルタを提供することができるものである。

【0061】請求項4記載の発明によれば、電力消費の大きな重み付け合成手段における消費電力の低減が図られるように構成することにより、重み付け合成手段へ対する外部からの重み付け係数に代わって一定の値が入力されることとなるので、重み付け合成手段における演算処理に要する電力消費が少なくて済み、そのため、消費電力の低減を図ることができるものであり、特に、携帯機においても使用可能な相関フィルタを提供することができるものである。

【0062】請求項5～請求項8記載の発明によれば、上述したような相関フィルタにおける消費電力の低減が図られると共に、復号手段が相関フィルタから相関のある信号が得られる間動作するよう制御されるため、常時動作状態となる従来に比してさらに消費電力の低減が図られることとなるもので、特に、携帯機に適したCDMA受信装置を提供することができるものである。

#### 【図面の簡単な説明】

【図1】本発明の実施の形態における相関フィルタの第1の例を示す構成図である。

【図2】本発明の実施の形態における相関フィルタの第2の例を示す構成図である。

【図3】本発明の実施の形態における相関フィルタの第3の例を示す構成図である。

【図4】本発明の実施の形態におけるCDMA受信機の

例を示す構成図である。

【図5】本発明の実施の形態における相関フィルタの動作を説明するためのタイミング図である。

【図6】従来の相関フィルタの一構成例を示す構成図である。

【図7】従来のCDMA受信機の構成例を示す構成図である。

【図8】従来の相関フィルタの出力信号の様子を模式的に示す模式図である。

10 【図9】遅延回路の構成例を示す構成図である。

【図10】サンプルホールド回路の構成例を示す構成図である。

【図11】図10に示されたサンプルホールド回路の動作を説明するためのタイミング図である。

【図12】バッファ回路の構成例を示す構成図である。

【図13】バッファ回路の他の構成例を示す構成図である。

【図14】重み付け合成回路の構成例を示す構成図である。

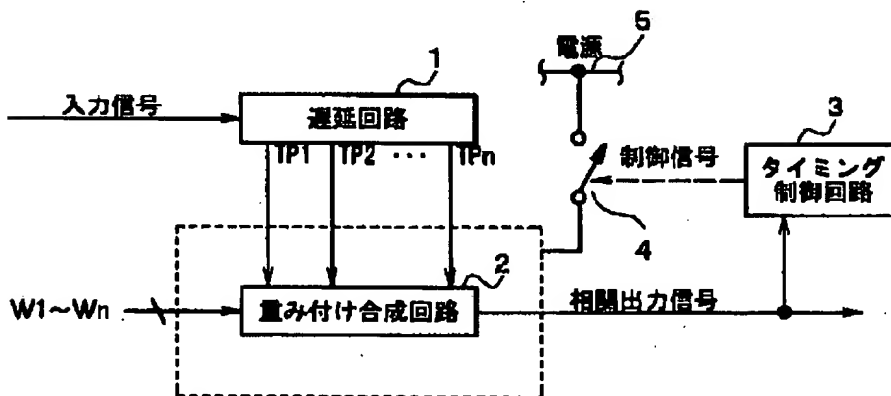
20 【図15】重み付け回路の構成例を示す構成図である。

【図16】合成回路の構成例を示す構成図である。

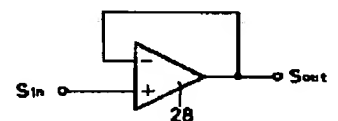
#### 【符号の説明】

1…遅延回路、 2…重み付け合成回路、 3…タイミング制御回路、 4…スイッチ素子、 6, 7…切替回路、 8…相関フィルタ、 9…復号回路

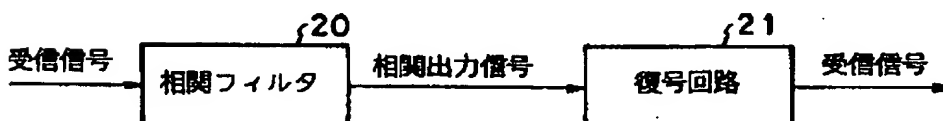
【図1】



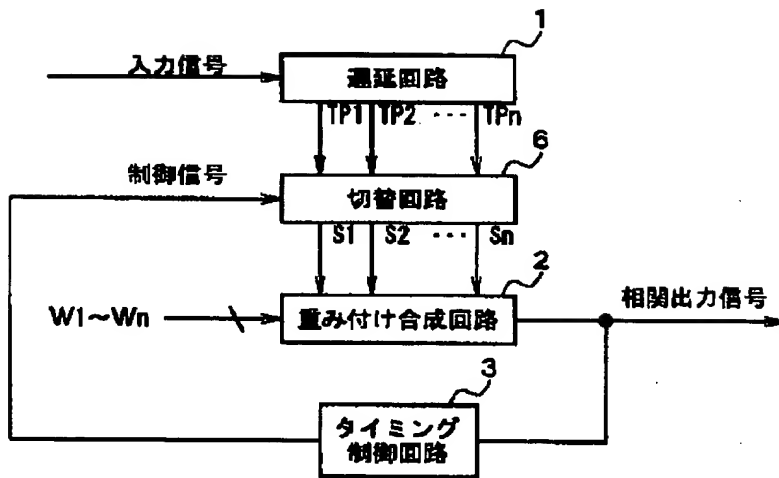
【図12】



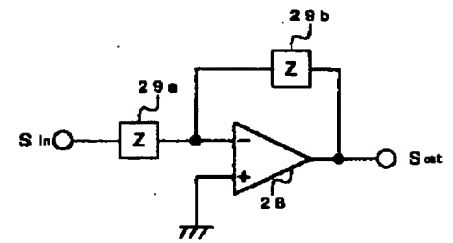
【図7】



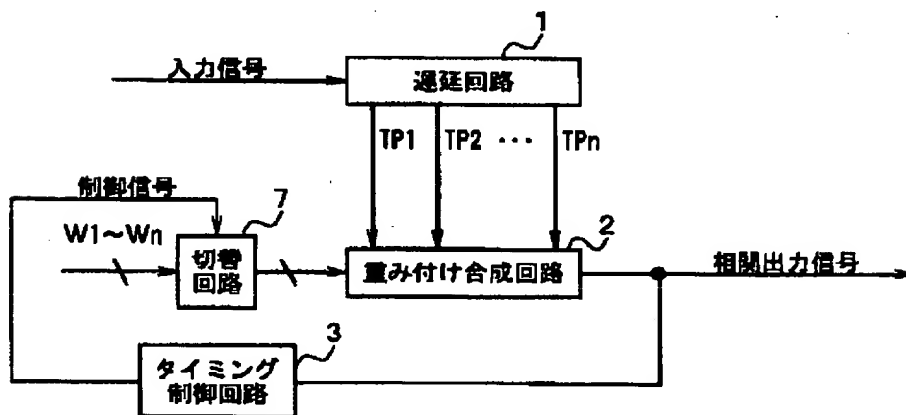
【図2】



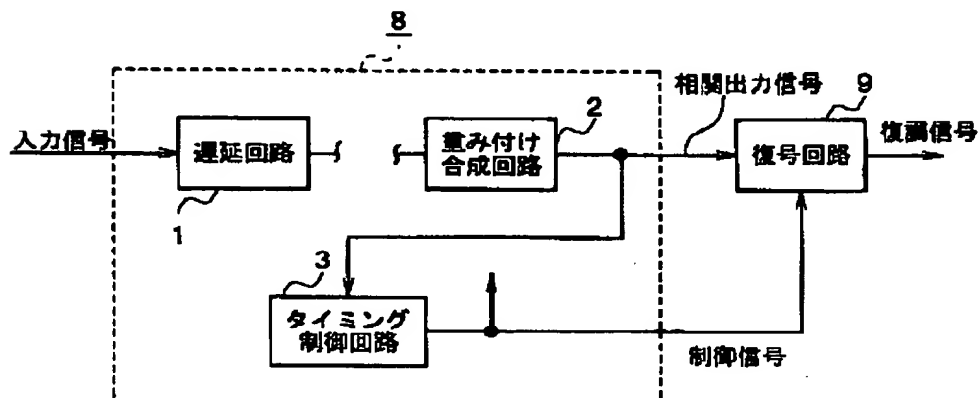
【図13】



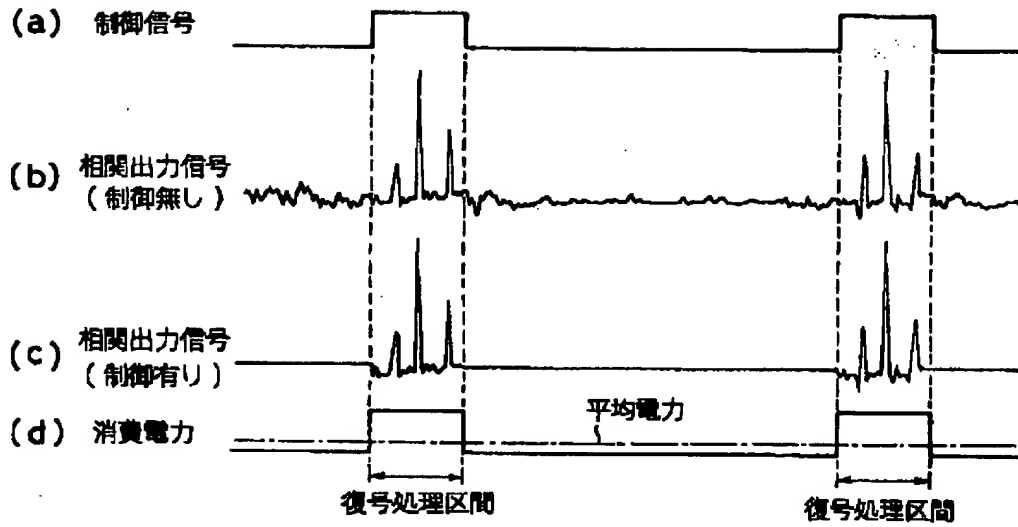
【図3】



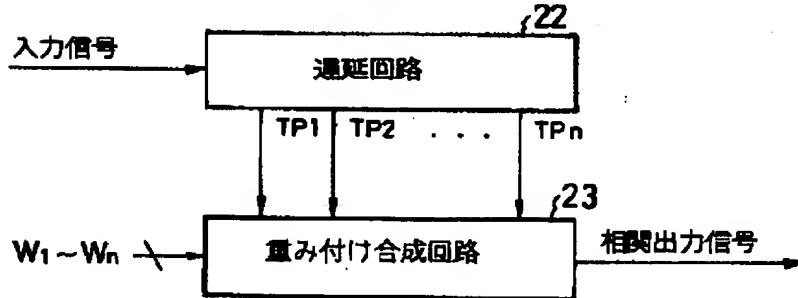
【図4】



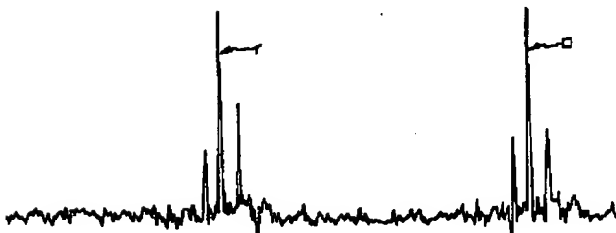
【図5】



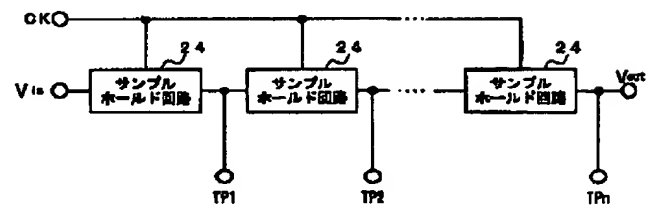
【図6】



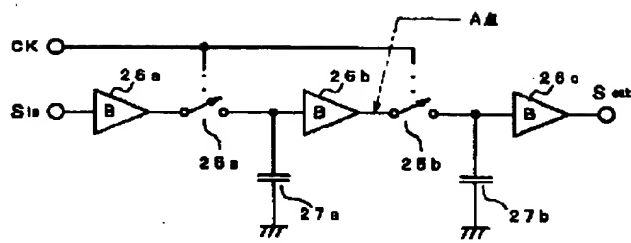
【図8】



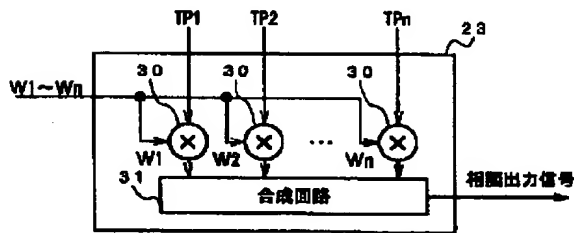
【図9】



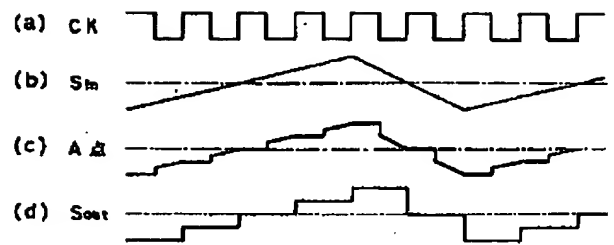
【図10】



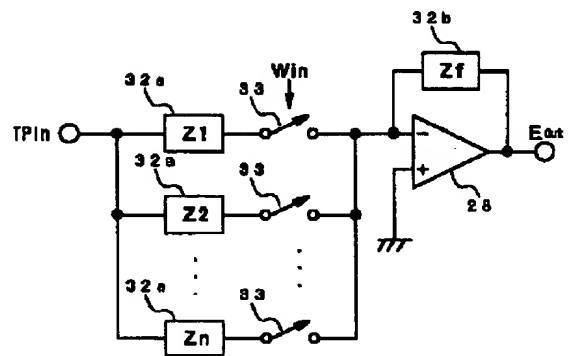
【図14】



【図11】



【図15】



【図16】

